

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-022613

(43)Date of publication of application : 21.01.2000

(51)Int.Cl.

H04B 7/08

H04L 27/22

(21)Application number : 10-190054

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 06.07.1998

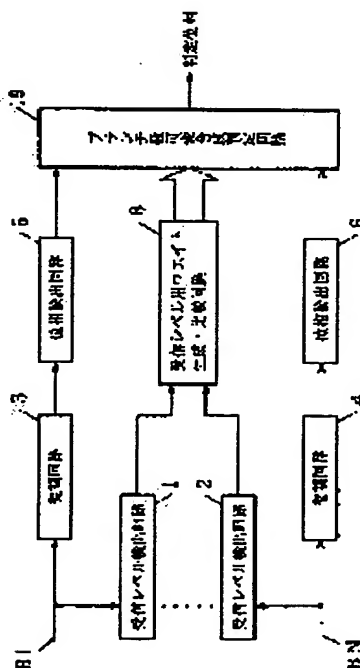
(72)Inventor : KOGA HISAO

(54) MAXIMUM RATIO SYNTHETIC DIVERSITY RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the maximum ratio synthetic diversity receiver where increase in an arithmetic amount and the circuit scale is suppressed even when number of branches is increased.

SOLUTION: The receiver is provided with demodulation circuits 3, 4 that demodulate received signals received by pluralities of antennas, phase detection circuits 5, 6 output phase band signals in response to the signals demodulated by the demodulation circuits 3, 4, reception level detection circuits 5, 6 that detect a level of each reception signal, a reception level weight generation comparison circuit 8 that receives the reception level outputted from the reception level detection circuits 1, 2 to generate a weight, compares the generated weight with a threshold level to forcibly nullify the weight of a branch less than the threshold level, and a branch number variable synthesis discrimination circuit 19 that receives the weight outputted from the reception level weight generation comparison circuit 8 and the phase base band signal of the reception signal outputted from the phase detection circuit 5 to apply branch synthesis processing and discrimination to them.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of
rejection][Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-22613

(P2000-22613A)

(43) 公開日 平成12年1月21日 (2000.1.21)

(51) Int.Cl. ⁷	識別記号	F I	キーワード (参考)
H 0 4 B 7/08		H 0 4 B 7/08	D 5 K 0 0 4
H 0 4 L 27/22		H 0 4 L 27/22	Z 5 K 0 5 9

審査請求 未請求 請求項の数11 O L (全 20 頁)

(21) 出願番号 特願平10-190054

(22) 出願日 平成10年7月6日 (1998.7.6)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 古賀 久雄

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74) 代理人 100078204

弁理士 滝本 智之 (外1名)

Fターム (参考) 5K004 AA05 FG00 FH00

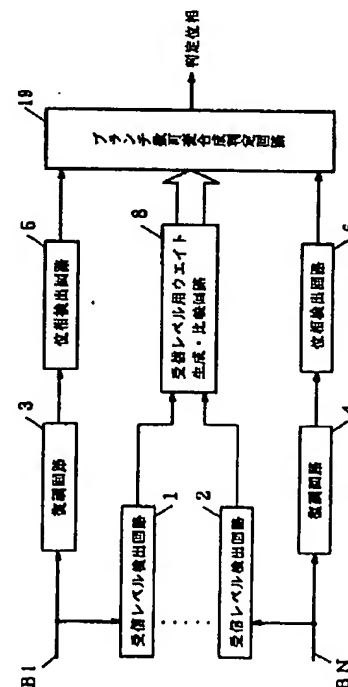
5K059 DD32 DD35 EE02

(54) 【発明の名称】 最大比合成ダイバーシティ受信装置

(57) 【要約】

【課題】 ブランチ数が増加しても演算量や回路規模の増加を抑えることができる最大比合成ダイバーシティ受信装置を提供することを目的とする。

【解決手段】 複数アンテナで受信された各受信信号を復調する復調回路3、4と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路5、6と、各受信信号のレベルを検出する受信レベル検出回路1、2と、受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路8と、受信レベル用ウェイト生成・比較回路8から出力されるウェイトと位相検出回路5から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路19とを有する。



【特許請求の範囲】

【請求項1】 デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、前記復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、前記各受信信号のレベルを検出する受信レベル検出回路と、前記受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路と、前記受信レベル用ウェイト生成・比較回路から出力されるウェイトと前記位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することを特徴とする最大比合成ダイバーシティ受信装置。

【請求項2】 デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、前記復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、前記位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、前記遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、前記各受信信号のレベルを検出する受信レベル検出回路と、前記受信レベル検出回路から出力される受信レベルと前記位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル+位相誤差用ウェイト生成・比較回路と、前記受信レベル+位相誤差用ウェイト生成・比較回路から出力されるウェイトと前記位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することを特徴とする最大比合成ダイバーシティ受信装置。

【請求項3】 デジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、前記復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、前記各受信信号から希望波レベルのみを検出する希望波検出回路と、前記各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、前記希望波レベル検出回路から出力される希望波レベルと前記干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、前記計算したSINR値からウェイトを生成し、前記生成したウェイトと閾

値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR用ウェイト生成・比較回路と、前記SINR用ウェイト生成・比較回路から出力されるウェイトと前記位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することを特徴とする最大比合成ダイバーシティ受信装置。

【請求項4】 デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、前記復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、前記位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、前記遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、前記各受信信号から希望波レベルのみを検出する希望波検出回路と、前記各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、前記希望波レベル検出回路から出力される希望波レベルと前記干渉波検出回路から出力される干渉波レベルと前記位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成するSINR+位相誤差用ウェイト生成回路と、前記SINR+位相誤差用ウェイト生成回路から出力されるウェイトと前記位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行う合成判定回路と、を有することを特徴とする最大比合成ダイバーシティ受信装置。

【請求項5】 デジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、前記復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、前記位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、前記遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、前記各受信信号から希望波レベルのみを検出する希望波検出回路と、前記各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、前記希望波レベル検出回路から出力される希望波レベルと前記干渉波検出回路から出力される干渉波レベルと前記位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR+位相誤差用ウェイト生成・比較回路と、前記SINR+位相誤差用ウェイト生成・比較回路から出力されるウェイトと前記位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判

定を行うブランチ数可変合成判定回路と、を有することを特徴とする最大比合成ダイバーシティ受信装置。

【請求項6】 デジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、前記復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、前記各受信信号のレベルを検出する受信レベル検出回路と、前記受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路と、前記受信レベル用ウェイト生成・比較回路から出力されるウェイトと前記位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、前記受信レベル用ウェイト生成・比較回路から出力されるウェイトを入力して前記各受信信号を合成しキャリアを再生するブランチ数可変合成キャリア再生回路と、を有することを特徴とする最大比合成ダイバーシティ受信装置。

【請求項7】 前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路に代えて、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には前記生成したウェイトの小さい方から強制的に零とする受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えたことを特徴とする請求項1に記載の最大比合成ダイバーシティ受信装置。

【請求項8】 前記受信レベル検出回路から出力される受信レベルと前記位相検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル+位相誤差用ウェイト生成・比較回路に代えて、前記受信レベル検出回路から出力される受信レベルと前記位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には前記生成したウェイトの小さい方から強制的に零とする受信レベル+位相誤差用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えたことを特徴とする請求項2に記載の最大比合成ダイバーシティ受信装置。

【請求項9】 前記希望波レベル検出回路から出力される希望波レベルと前記干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、前記計

算したSINR値からウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR用ウェイト生成・比較回路に代えて、前記希望波レベル検出回路から出力される希望波レベルと前記干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、前記計算したSINR値からウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には前記生成したウェイトの小さい方から強制的に零とするSINR用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えたことを特徴とする請求項3に記載の最大比合成ダイバーシティ受信装置。

【請求項10】 前記希望波レベル検出回路から出力される希望波レベルと前記干渉波検出回路から出力される干渉波レベルと前記位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR+位相誤差用ウェイト生成・比較回路に代えて、前記希望波レベル検出回路から出力される希望波レベルと前記干渉波検出回路から出力される干渉波レベルと前記位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には前記生成したウェイトの小さい方から強制的に零とするSINR+位相誤差用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えたことを特徴とする請求項5に記載の最大比合成ダイバーシティ受信装置。

【請求項11】 前記受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路に代えて、前記受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、前記生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には前記生成したウェイトの小さい方から強制的に零とする受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えたことを特徴とする請求項6に記載の最大比合成ダイバーシティ受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、線形変調によりデジタル変調された信号を受信する最大比合成ダイバー

シティ受信装置に関する。

【0002】

【従来の技術】無線通信等に用いられる最大比合成ダイバーシティ受信装置は、フェージングによる受信感度劣化の影響を取り除くのに有効な装置である。最大比合成ダイバーシティ受信を含む検波後合成ダイバーシティ受信は特性が優れた方式として知られており、この方式に含まれるものとして例えば、複数の受信部からのベースバンド信号を各受信部での受信電界強度に応じて重み計算して合成し復号を行う最大比合成ダイバーシティ方式や、複数の受信信号の中から最も受信電界強度が強いブランチを選択して合成し復号を行う選択合成ダイバーシティ方式等がある。現在、選択合成ダイバーシティ方式に比べて最大比合成ダイバーシティ方式の方が性能的に優れていることが知られており、特開平6-268559号公報でも位相ベースバンド信号を用いた最大比合成法が用いられている。以下、従来の最大比合成ダイバーシティ受信装置について図面を用いて説明する。

【0003】図12は従来の最大比合成ダイバーシティ受信装置を示すブロック図であり、N個のブランチを有する場合を示す。図12において、B1、BNはブランチ（受信系統）、1、2は各々のブランチの受信レベルを検出する受信レベル検出回路、3、4はアンテナ（図示せず）からの受信信号を復調する復調回路、5、6は復調回路3、4から出力される復調信号から位相情報を求める位相検出回路、7は受信レベル検出回路1、2から出力される受信レベルに応じたウェイトと位相検出回路5、6から出力される位相情報とを用いてブランチ合成処理および判定を行う合成判定回路である。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来の最大比合成ダイバーシティ受信装置では、ブランチ数が増加すると、それに比例して演算量および回路規模が増加するという問題点を有していた。

【0005】この最大比合成ダイバーシティ受信装置では、ブランチ数が増加しても演算量や回路規模の増加を抑えることができることが要求されている。

【0006】本発明は、ブランチ数が増加しても演算量や回路規模の増加を抑えることができる最大比合成ダイバーシティ受信装置を提供することを目的とする。

【0007】

【課題を解決するための手段】この課題を解決するために本発明の最大比合成ダイバーシティ受信装置は、デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、各受信信号のレベルを検出する受信レベル検出回路と、受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、生成したウェ

イトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路と、受信レベル用ウェイト生成・比較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路とを有する構成を備えている。

【0008】これにより、ブランチ数が増加しても演算量や回路規模の増加を抑えることができる最大比合成ダイバーシティ受信装置が得られる。

【0009】

【発明の実施の形態】本発明の請求項1に記載の発明は、デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、各受信信号のレベルを検出する受信レベル検出回路と、受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路と、受信レベル用ウェイト生成・比較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することとしたものであり、ブランチ数が増加しても、合成判定回路に必要なブランチ数の増加が抑制され、合成判定回路における演算量の増加が抑制されるという作用を有する。

【0010】請求項2に記載の発明は、デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、各受信信号のレベルを検出する受信レベル検出回路と、受信レベル検出回路から出力される受信レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル+位相誤差用ウェイト生成・比較回路と、受信レベル+位相誤差用ウェイト生成・比較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することとしたものであり、ブランチ数が増加しても、合成判定回路に必要なブ

ランチ数の増加が抑制され、合成判定回路における演算量の増加が抑制されるという作用を有する。

【0011】請求項3に記載の発明は、ディジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、各受信信号から希望波レベルのみを検出する希望波検出回路と、各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、計算したSINR値からウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR用ウェイト生成・比較回路と、SINR用ウェイト生成・比較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することとしたものであり、ブランチ数が増加しても、合成判定回路に必要なブランチ数の増加が抑制され、合成判定回路における演算量の増加が抑制されるという作用を有する。

【0012】請求項4に記載の発明は、ディジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、各受信信号から希望波レベルのみを検出する希望波検出回路と、各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成するSINR+位相誤差用ウェイト生成回路と、SINR+位相誤差用ウェイト生成回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行う合成判定回路と、を有することとしたものであり、通常のSINRのみを入力してウェイトを生成する場合よりも受信特性が向上するという作用を有する。

【0013】請求項5に記載の発明は、ディジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバ

ンド信号を出力する位相検出回路と、位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、各受信信号から希望波レベルのみを検出する希望波検出回路と、各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR+位相誤差用ウェイト生成・比較回路と、SINR+位相誤差用ウェイト生成・比較回路から出力される零以外のウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することとしたものであり、ブランチ数が増加しても、合成判定回路に必要なブランチ数の増加が抑制され、合成判定回路における演算量の増加が抑制されるという作用を有する。

【0014】請求項6に記載の発明は、ディジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、各受信信号のレベルを検出する受信レベル検出回路と、受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路と、受信レベル用ウェイト生成・比較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、受信レベル用ウェイト生成・比較回路から出力されるウェイトを入力して各受信信号を合成しキャリアを再生するブランチ数可変合成キャリア再生回路と、を有することとしたものであり、ブランチ数が増加しても、キャリア再生回路に必要なブランチ数の増加が抑制され、キャリア再生回路における演算量の増加が抑制されるという作用を有する。

【0015】請求項7に記載の発明は、請求項1に記載の発明において、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路に代えて、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウェイトの小さい方から強制的に零とする受信レベル用ウェイト生成・ブランチ数上限付きウェ

イト比較回路を備えることとしたものであり、ブランチ数が増加しても合成判定回路に必要なブランチ数は上限値を超えることがなく、合成判定回路における演算量および回路規模が抑制されるという作用を有する。

【0016】請求項8に記載の発明は、請求項2に記載の発明において、受信レベル検出回路から出力される受信レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル+位相誤差用ウェイト生成・比較回路に代えて、受信レベル検出回路から出力される受信レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウェイトの小さい方から強制的に零とする受信レベル+位相誤差用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えることとしたものであり、ブランチ数が増加しても合成判定回路に必要なブランチ数は上限値を超えることがなく、合成判定回路における演算量および回路規模が抑制されるという作用を有する。

【0017】請求項9に記載の発明は、請求項3に記載の発明において、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、計算したSINR値からウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR用ウェイト生成・比較回路に代えて、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、計算したSINR値からウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウェイトの小さい方から強制的に零とするSINR用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えることとしたものであり、ブランチ数が増加しても合成判定回路に必要なブランチ数は上限値を超えることがなく、合成判定回路における演算量および回路規模が抑制されるという作用を有する。

【0018】請求項10に記載の発明は、請求項5に記載の発明において、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、生成したウエイ

トと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR+位相誤差用ウェイト生成・比較回路に代えて、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウェイトの小さい方から強制的に零とするSINR+位相誤差用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えることとしたものであり、ブランチ数が増加しても合成判定回路に必要なブランチ数は上限値を超えることがなく、合成判定回路における演算量および回路規模が抑制されるという作用を有する。

【0019】請求項11に記載の発明は、請求項6に記載の発明において、受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路に代えて、受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウェイトの小さい方から強制的に零とする受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路を備えることとしたものであり、ブランチ数が増加しても合成判定回路に必要なブランチ数は上限値を超えることがなく、合成判定回路における演算量および回路規模が抑制されるという作用を有する。

【0020】以下、本発明の実施の形態について、図1～図11を用いて説明する。

(実施の形態1) 図1は本発明の実施の形態1による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0021】図1において、ブランチB1、BN、受信レベル検出回路1、2、復調回路3、4、位相検出回路5、6は図12と同様のものなので、同一符号を付し、説明は省略する。8は受信レベルを用いて各ブランチのウェイトを生成し、この生成したウェイトと閾値レベルとを比較し、閾値レベルに満たないウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路、19はブランチ数を可変できるブランチ数可変合成判定回路である。

【0022】動作の概略を説明すると、まず、復調回路3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、また受信レベル検出回路1、2で受信レベルが検出され、受信レベル用ウェイト生成・比較回路8で各ブランチのウェイトが生成さ

れて閾値レベルと比較され、ブランチ数可変合成判定回路19において受信レベル用ウェイト生成・比較回路8から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理と判定が行われる。

【0023】更に詳細に説明する。各ブランチの受信レベル検出回路1、2により各ブランチの受信レベルが検出され、受信レベル用ウェイト生成・比較回路8に入力される。受信レベル用ウェイト生成・比較回路8では各ブランチのウェイトが生成され、各ウェイトと閾値レベルとを比較する。その結果閾値レベルに満たないブランチのウェイトは強制的に零とされ、各ブランチのウェイトはブランチ数可変合成判定回路19に出力される。ブランチ数可変合成判定回路19では各位相検出回路5、6から出力される各受信信号の位相と受信レベル用ウェイト生成・比較回路8から出力される各ブランチのウェイトとを入力してブランチ合成処理および判定が行われる。このブランチ数可変合成判定回路19では、ウェイトが零以外のブランチのみを使用してブランチを合成処理し、判定を行う。

【0024】以上のように本実施の形態によれば、各ブランチのウェイトを比較して閾値レベル以下のブランチをブランチ合成処理に使用しないようにすることにより、ブランチ数増加にともなう合成判定回路における演算量の増加を抑えることができる。

【0025】(実施の形態2)図2は本発明の実施の形態2による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0026】図2において、ブランチB1、BN、受信レベル検出回路1、2、復調回路3、4、位相検出回路5、6、ブランチ数可変合成判定回路19は図1と同様のものなので、同一符号を付し、説明は省略する。10は受信信号の位相ベースバンド信号と判定された位相を示す判定位相信号との位相誤差と受信レベルとを用いて各ブランチのウェイトを生成して閾値レベルと比較し、閾値レベルに満たないウェイトを強制的に零とする受信レベル+位相誤差用ウェイト生成・比較回路、20、23は遅延回路、21、22は受信信号の位相誤差を検出する位相誤差検出回路である。

【0027】動作の概略を説明すると、まず、復調回路3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、遅延回路20、23で遅延され、位相誤差検出回路で位相誤差が検出され、また、受信レベル検出回路1、2で受信レベルが検出され、受信レベル+位相誤差用ウェイト生成・比較回路10では、受信レベルと上記位相誤差とを入力して各ブランチのウェイトが生成され閾値レベルと比較され、ブランチ数可変合成判定回路19では受信レベル+位相誤差用ウェイト生成・比較回路10から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相と

を入力してブランチ合成処理と判定が行われる。

【0028】更に詳細に説明する。各ブランチの受信レベル検出回路1、2により各ブランチの受信レベルが検出され、受信レベル+位相誤差用ウェイト生成・比較回路10に入力される。また、各ブランチの位相検出回路5、6から出力される受信信号の位相が遅延回路20、23で遅延され、位相誤差検出回路21、22で各ブランチの受信信号における位相誤差が検出され、受信レベル+位相誤差用ウェイト生成・比較回路10に入力される。受信レベル+位相誤差用ウェイト生成・比較回路10では、受信レベルと位相誤差とを入力して各ブランチのウェイトを生成し、各ウェイトを閾値レベルと比較する。その結果閾値レベルに満たないブランチのウェイトは強制的に零とし、各ブランチのウェイトはブランチ数可変合成判定回路19に出力される。ブランチ数可変合成判定回路19では、各ブランチの位相検出回路5、6から出力される受信信号の位相と受信レベル+位相誤差用ウェイト生成・比較回路10から出力される各ブランチのウェイトとを入力してブランチ合成処理および判定が行われる。この時ブランチ数可変合成判定回路19ではウェイトが零以外のブランチのみを使用してブランチを合成処理し、判定を行う。

【0029】以上のように本実施の形態によれば、各ブランチのウェイトを比較して閾値レベル以下のブランチをブランチ合成処理に使用しないようにすることにより、ブランチ数増加にともなう合成判定回路における演算量の増加を抑えることができる。

【0030】(実施の形態3)図3は本発明の実施の形態3による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0031】図3において、ブランチB1、BN、受信レベル検出回路1、2、復調回路3、4、位相検出回路5、6、ブランチ数可変合成判定回路19は図1と同様のものなので、同一符号を付し、説明は省略する。11はSINR(信号対雑音比)を用いて各ブランチのウェイトを生成し閾値レベルと比較し、閾値レベルに満たないウェイトを強制的に零とするSINR用ウェイト生成・比較回路、30、33は希望波レベルを検出する希望波レベル検出回路、31、32は雑音を含んだ干渉波レベルを検出する干渉波レベル検出回路である。

【0032】動作の概略を説明すると、まず、復調回路3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、ブランチ数可変合成判定回路19に入力され、また、希望波検出回路30、33では希望波レベルが検出され、干渉波検出回路では雑音を含んだ干渉波レベルが検出され、SINR用ウェイト生成・比較回路11では、希望波レベルと雑音を含んだ干渉波レベルとを入力して各ブランチのウェイトを生成し、生成したウェイトと閾値レベルとを比較し、ブランチ数可変合成判定回路19では、SINR用ウェイト

ト生成・比較回路11から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理と判定が行われる。

【0033】更に詳細に説明する。各ブランチの希望波レベル検出回路30、33により各ブランチの希望波レベルが検出され、干渉波レベル検出回路31、32により各ブランチの雑音を含んだ干渉波レベルが検出され各々SINR用ウェイト生成・比較回路11に入力される。SINR用ウェイト生成・比較回路11では、希望波レベルと雑音を含んだ干渉波レベルとを入力して各ブランチのウェイトを生成し、各ウェイトを閾値レベルと比較する。その結果閾値レベルに満たないブランチのウェイトは強制的に零とし、各ブランチのウェイトはブランチ数可変合成判定回路19に出力される。ブランチ数可変合成判定回路19ではSINR用ウェイト生成・比較回路11から出力される各ブランチのウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理および判定が行われる。この時ブランチ数可変合成判定回路19ではウェイトが零以外のブランチのみを使用してブランチを合成処理し、判定を行う。

【0034】以上のように本実施の形態によれば、各ブランチのウェイトを比較して閾値レベル以下のブランチをブランチ合成処理に使用しないようにすることにより、ブランチ数増加にともなう合成判定回路における演算量の増加を抑えることができる。

【0035】（実施の形態4）図4は本発明の実施の形態4による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0036】図4において、ブランチB1、BN、復調回路3、4、位相検出回路5、6、合成判定回路7、遅延回路20、23、位相誤差検出回路21、22は図2と同様のものであり、希望波レベル検出回路30、33、干渉波レベル検出回路31、32は図3と同様のものなので、同一符号を付し、説明は省略する。12は受信信号の位相ベースバンド信号と判定位相信号との位相誤差とSINRとを用いて各ブランチのウェイトを生成するSINR+位相誤差用ウェイト生成回路である。

【0037】動作の概略を説明すると、まず、復調回路3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、遅延回路20、23で遅延され、位相誤差検出回路で位相誤差が検出され、また、希望波検出回路30、33では希望波レベルが検出され、干渉波検出回路31、32では雑音を含んだ干渉波レベルが検出され、SINR+位相誤差用ウェイト生成回路12では各ブランチに対応するウェイトが生成され、合成判定回路7ではSINR+位相誤差用ウェイト生成回路12から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理と判定が行われる。

【0038】更に詳細に説明する。各ブランチの希望波レベル検出回路30、33により各ブランチの希望波レベルが検出され、干渉波レベル検出回路31、32により各ブランチの雑音を含んだ干渉波レベルが検出され各々SINR+位相誤差用ウェイト生成回路12に入力される。また、各ブランチの位相検出回路5、6から出力される受信信号の位相が遅延回路20、23で遅延され、位相誤差検出回路21、22で各ブランチの受信信号における位相誤差が検出され、各々SINR+位相誤差用ウェイト生成回路12に入力される。SINR+位相誤差用ウェイト生成回路12では、希望波レベルと干渉波レベルと位相誤差とを入力して各ブランチのウェイトを生成し、これらのウェイトは合成判定回路7に出力される。合成判定回路7では各ブランチの位相検出回路5、6から出力される受信信号の位相とSINR+位相誤差用ウェイト生成回路12から出力される各ブランチのウェイトとを入力してブランチ合成処理および判定が行われる。

【0039】以上のように本実施の形態によれば、各ブランチのウェイトをSINR+位相誤差を入力して生成することにより、通常のSINRのみを入力してウェイトを生成した場合よりも受信特性を向上させることができる。

【0040】（実施の形態5）図5は本発明の実施の形態5による最大比合成ダイバーシティ受信装置を示すブロック図である。図5において、ブランチB1、BN、復調回路3、4、位相検出回路5、6、ブランチ数可変合成判定回路19、遅延回路20、23、位相誤差検出回路21、22、希望波レベル検出回路30、33、干渉波レベル検出回路31、32は図4と同様のものなので、同一符号を付し、説明は省略する。13は受信信号の位相ベースバンド信号と判定位相信号との位相誤差とSINRとを用いて各ブランチのウェイトを生成して閾値レベルと比較し、閾値レベルに満たないウェイトを強制的に零とするSINR+位相誤差用ウェイト生成・比較回路である。

【0041】動作の概略を説明すると、まず、復調回路3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、遅延回路20、23で遅延され、位相誤差検出回路21、22で位相誤差が検出され、また、希望波検出回路30、33では希望波レベルが検出され、干渉波検出回路31、32では雑音を含んだ干渉波レベルが検出され、SINR+位相誤差用ウェイト生成・比較回路13では、希望波レベルと雑音を含んだ干渉波レベルと位相誤差とを入力して各ブランチのウェイトを生成して閾値レベルと比較し、ブランチ数可変合成判定回路19では、SINR+位相誤差用ウェイト生成・比較回路13から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理と判定を行う。

【0042】更に詳細に説明する。各ブランチの希望波レベル検出回路30、33により各ブランチの希望波レベルが検出され、干渉波レベル検出回路31、32により各ブランチの雑音を含んだ干渉波レベルが検出され、各々SINR+位相誤差用ウェイト生成・比較回路13に入力される。また、各ブランチの位相検出回路5、6から出力される受信信号の位相が遅延回路20、23で遅延され、位相誤差検出回路21、22で各ブランチの受信信号における位相誤差が検出され、SINR+位相誤差用ウェイト生成・比較回路13に入力される。SINR+位相誤差用ウェイト生成・比較回路13では、希望波レベルと雑音を含んだ干渉波レベルと位相誤差とを入力して各ブランチのウェイトを生成し、各ウェイトを閾値レベルと比較する。その結果閾値レベルに満たないブランチのウェイトは強制的に零とし、各ブランチのウェイトはブランチ数可変合成判定回路19に出力される。ブランチ数可変合成判定回路19では各ブランチの位相検出回路5、6から出力される受信信号の位相とSINR+位相誤差用ウェイト生成・比較回路13から出力される各ブランチのウェイトとを入力してブランチ合成処理および判定が行われる。この時ブランチ数可変合成判定回路19ではウェイトが零以外のブランチのみを使用してブランチを合成処理し、判定を行う。

【0043】以上のように本実施の形態によれば、各ブランチのウェイトを比較して閾値レベル以下のブランチをブランチ合成処理に使用しないようにすることにより、ブランチ数増加にともなう合成判定回路における演算量の増加を抑えることができる。

【0044】（実施の形態6）図6は本発明の実施の形態6による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0045】図6において、ブランチB1、BN、受信レベル検出回路1、2、復調回路3、4、位相検出回路5、6、受信レベル用ウェイト生成・比較回路8、ブランチ数可変合成判定回路19は図1と同様のものなので、同一符号を付し、説明は省略する。40は各ブランチのウェイトを入力して合成された受信信号を用いてキャリアを再生するブランチ数可変合成キャリア再生回路である。

【0046】動作の概略を説明すると、まず、復調回路3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、また受信レベル検出回路1、2で受信レベルが検出され、受信レベル用ウェイト生成・比較回路8で各ブランチのウェイトが生成されて閾値レベルと比較され、ブランチ数可変合成判定回路19において、受信レベル用ウェイト生成・比較回路8から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理と判定が行われ、ブランチ数可変合成キャリア再生回路40において、受信レベル用ウェイト生成・比較回路8か

ら出力されるウェイトを入力してキャリアが再生される。

【0047】更に詳細に説明する。各ブランチの受信レベル検出回路1、2により各ブランチの受信レベルが検出され、受信レベル用ウェイト生成・比較回路8に入力される。受信レベル用ウェイト生成・比較回路8では各ブランチのウェイトが生成され、各ウェイトと閾値レベルとを比較する。その結果閾値レベルに満たないブランチのウェイトは強制的に零とし、各ブランチのウェイトはブランチ数可変合成判定回路19に出力される。ブランチ数可変合成判定回路19では、各位相検出回路5、6から出力される各受信信号の位相と受信レベル用ウェイト生成・比較回路8から出力される各ブランチのウェイトとを入力してブランチ合成処理および判定が行われる。ブランチ数可変合成キャリア再生回路40では、受信レベル用ウェイト生成・比較回路8から出力されるウェイトを入力して合成された信号からキャリアを再生させる。この時ブランチ数可変合成判定回路19およびブランチ数可変合成キャリア再生回路40ではウェイトが零以外のブランチのみを使用してブランチを合成する。

【0048】以上のように本実施の形態によれば、各ブランチのウェイトを比較して閾値レベル以下のブランチをブランチ合成処理に使用しないようにすることにより、ブランチ数増加にともなうキャリア再生回路40における演算量の増加を抑えることができる。

【0049】（実施の形態7）図7は本発明の実施の形態7による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0050】図7において、ブランチB1、BN、受信レベル検出回路1、2、復調回路3、4、位相検出回路5、6、ブランチ数可変合成判定回路19は図1と同様のものなので、同一符号を付し、説明は省略する。50は受信レベルを用いて各ブランチのウェイトを生成し、各ウェイトと閾値レベルとを比較して閾値レベルに満たないウェイトを零とすると共にブランチ数が上限を越えた場合にはウェイトの小さい方から強制的に零とする受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路である。

【0051】動作の概略を説明すると、まず、復調回路3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、また受信レベル検出回路1、2で受信レベルが検出され、受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路50では受信レベルを入力して各ブランチのウェイトが生成され、生成されたウェイトと閾値レベルとが比較され、ブランチ数可変合成判定回路19において、受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路50から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理と判定が行われる。

【0052】更に詳細に説明する。各ブランチの受信レベル検出回路1, 2により各ブランチの受信レベルが検出され、受信レベル用ウエイト生成・ブランチ数上限付きウエイト比較回路50に入力される。受信レベル用ウエイト生成・ブランチ数上限付きウエイト比較回路50では受信レベルを入力して各ブランチのウエイトが生成され、各ウエイトと閾値レベルとを比較する。その結果閾値レベルに満たないウエイトを零とすると共にブランチ数が上限を越えた場合にはウエイトの小さい方から強制的に零とし、各ブランチのウエイトはブランチ数可変合成判定回路19に出力される。ブランチ数可変合成判定回路19では、各位相検出回路5, 6から出力される各受信信号の位相と受信レベル用ウエイト生成・比較回路8から出力される各ブランチのウエイトとを入力してブランチ合成処理および判定が行われる。このブランチ数可変合成判定回路19ではウエイトが零以外のブランチのみを使用してブランチを合成処理し、判定を行う。

【0053】以上のように本実施の形態によれば、合成するブランチ数に上限をつけることにより、ブランチ数増加にともなう合成判定回路における演算量と回路規模の増加を抑えることができる。

【0054】（実施の形態8）図8は本発明の実施の形態8による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0055】図8において、ブランチB1, BN、受信レベル検出回路1, 2、復調回路3, 4、位相検出回路5, 6、ブランチ数可変合成判定回路19、遅延回路20, 23、位相誤差検出回路21, 22は図2と同様のものなので、同一符号を付し、説明は省略する。51は受信信号の位相ベースバンド信号と判定位相信号との位相誤差と受信レベルとを用いて各ブランチのウエイトを生成し、各ウエイトと閾値レベルとを比較して閾値レベルに満たないウエイトを零とすると共にブランチ数が上限を越えた場合にはウエイトの小さい方から強制的に零とする受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路である。

【0056】動作の概略を説明すると、まず、復調回路3, 4によって復調された受信信号が出力され、位相検出回路5, 6で位相に変換され、遅延回路20, 23で遅延され、位相誤差検出回路で位相誤差が検出され、また受信レベル検出回路1, 2で受信レベルが検出され、受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路51では受信レベルと上記位相誤差とを入力して各ブランチのウエイトを生成して閾値レベルと比較し、ブランチ数可変合成判定回路19では受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路51から出力されるウエイトと位相検出回路5, 6から出力される受信信号の位相とを入力してブランチ合成処理と判定が行われる。

【0057】更に詳細に説明する。各ブランチの受信レ

ベル検出回路1, 2により各ブランチの受信レベルが検出され、受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路51に入力される。また、各ブランチの位相検出回路5, 6から出力される受信信号の位相が遅延回路20, 23で遅延され、位相誤差検出回路21, 22で各ブランチの受信信号における位相誤差が検出され、受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路51に入力される。受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路51では、受信レベルと上記位相誤差とを入力して各ブランチのウエイトを生成して閾値レベルと比較する。その結果閾値レベルに満たないウエイトを零とすると共にブランチ数が上限を越えた場合にはウエイトの小さい方から強制的に零とし、各ブランチのウエイトをブランチ数可変合成判定回路19に出力する。ブランチ数可変合成判定回路19では、各ブランチの位相検出回路5, 6から出力される受信信号の位相と受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路51から出力される各ブランチのウエイトとを入力してブランチ合成処理および判定が行われる。この時ブランチ数可変合成判定回路19ではウエイトが零以外のブランチのみを使用してブランチを合成し、判定を行う。

【0058】以上のように本実施の形態によれば、合成するブランチ数に上限をつけることにより、ブランチ数増加にともなう合成判定回路における演算量と回路規模の増加を抑えることができる。

【0059】（実施の形態9）図9は本発明の実施の形態9による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0060】図9において、ブランチB1, BN、受信レベル検出回路1, 2、復調回路3, 4、位相検出回路5, 6、ブランチ数可変合成判定回路19、希望波レベル検出回路30, 33、干渉波レベル検出回路31, 32は図3と同様のものなので、同一符号を付し、説明は省略する。52はSINRを用いて各ブランチのウエイトを生成し、各ウエイトと閾値レベルと比較して閾値レベルに満たないウエイトを零とすると共にブランチ数が上限を越えた場合にはウエイトの小さい方から強制的に零とするSINR用ウエイト生成・ブランチ数上限付きウエイト比較回路である。

【0061】動作の概略を説明すると、まず、復調回路3, 4によって復調された受信信号が出力され、位相検出回路5, 6で位相に変換されブランチ数可変合成判定回路19に入力され、また希望波検出回路30, 33では希望波レベルが検出され、干渉波検出回路では雑音を含んだ干渉波レベルが検出され、SINR用ウエイト生成・ブランチ数上限付きウエイト比較回路52では、希望波レベルと雑音を含んだ干渉波レベルとを入力して各ブランチのウエイトを生成して閾値レベルと比較し、ブ

ランチ数可変合成判定回路19ではSINR用ウェイト生成・ランチ数上限付きウェイト比較回路52から出力されるウェイトを入力してランチ合成処理と判定が行われる。

【0062】更に詳細に説明する。各ランチの希望波レベル検出回路30, 33により各ランチの希望波レベルが検出され、干渉波レベル検出回路31, 32により各ランチの雑音を含んだ干渉波レベルが検出され、各々SINR用ウェイト生成・ランチ数上限付きウェイト比較回路52に入力される。SINR用ウェイト生成・ランチ数上限付きウェイト比較回路52では、希望波レベルと雑音を含んだ干渉波レベルとを入力して各ランチのウェイトを生成し、各ウェイトと閾値レベルとを比較する。その結果閾値レベルに満たないウェイトを零とすると共にランチ数が上限を越えた場合にはウェイトの小さい方から強制的に零とし、各ランチのウェイトをランチ数可変合成判定回路19に出力する。ランチ数可変合成判定回路19では、SINR用ウェイト生成・ランチ数上限付きウェイト比較回路52から出力される各ランチのウェイトと位相検出回路5, 6から出力される受信信号の位相とを入力してランチ合成および判定が行われる。この時ランチ数可変合成判定回路19ではウェイトが零以外のランチのみを使用してランチを合成し、判定を行う。

【0063】以上のように本実施の形態によれば、合成するランチ数に上限をつけることにより、ランチ数増加にともなう合成判定回路における演算量と回路規模の増加を抑えることができる。

【0064】(実施の形態10) 図10は本発明の実施の形態10による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0065】図10において、ランチ数可変合成判定回路19は図1と、ランチB1, BN、復調回路3, 4、位相検出回路5, 6、遅延回路20, 23、位相誤差検出回路21, 22は図2と同様のものであり、希望波レベル検出回路30, 33、干渉波レベル検出回路31, 32は図4と同様のものなので、同一符号を付し、説明は省略する。53は受信信号の位相ベースバンドと判定信号の位相誤差とSINRとを用いて各ランチのウェイトを生成し、各ウェイトと閾値レベルとを比較して閾値レベルに満たないウェイトを零とすると共にランチ数が上限を越えた場合にはウェイトの小さい方から強制的に零とするSINR+位相誤差用ウェイト生成・ランチ数上限付きウェイト比較回路である。

【0066】動作の概略を説明すると、まず、復調回路3, 4によって復調された受信信号が出力され、位相検出回路5, 6で位相に変換され、遅延回路20, 23で遅延され、位相誤差検出回路で位相誤差が検出され、また、希望波検出回路30, 33では希望波レベルが検出され、干渉波検出回路では雑音を含んだ干渉波レベルが

検出され、SINR+位相誤差用ウェイト生成・ランチ数上限付きウェイト比較回路53では、希望波レベルと雑音を含んだ干渉波レベルと位相誤差とを入力して各ランチのウェイトを生成して閾値レベルと比較し、ランチ数可変合成判定回路19ではSINR+位相誤差用ウェイト生成・ランチ数上限付きウェイト比較回路53から出力されるウェイトと位相検出回路5, 6から出力される受信信号の位相とを入力してランチ合成処理と判定が行われる。

【0067】更に詳細に説明する。各ランチの希望波レベル検出回路30, 33により各ランチの希望波レベルが検出され、干渉波レベル検出回路31, 32により各ランチの雑音を含んだ干渉波レベルが検出され、各々SINR+位相誤差用ウェイト生成・ランチ数上限付きウェイト比較回路53に入力される。また、各ランチの位相検出回路5, 6から出力される受信信号の位相が遅延回路20, 23で遅延され、位相誤差検出回路21, 22で各ランチの受信信号における位相誤差が検出され、SINR+位相誤差用ウェイト生成・ランチ数上限付きウェイト比較回路53に入力される。SINR+位相誤差用ウェイト生成・ランチ数上限付きウェイト比較回路53では、希望波レベルと雑音を含んだ干渉波レベルと位相誤差とを入力して各ランチのウェイトを生成して閾値レベルと比較する。その結果閾値レベルに満たないウェイトを零とすると共にランチ数が上限を越えた場合にはウェイトの小さい方から強制的に零とし、各ランチのウェイトはランチ数可変合成判定回路19に出力される。ランチ数可変合成判定回路19では、各ランチの位相検出回路5, 6から出力される受信信号の位相とSINR+位相誤差用ウェイト生成・ランチ数上限付きウェイト比較回路53から出力される各ランチのウェイトとを入力してランチ合成処理および判定が行われる。この時ランチ数可変合成判定回路19ではウェイトが零以外のランチのみを使用してランチを合成処理し、判定を行う。

【0068】以上のように本実施の形態によれば、合成するランチ数に上限をつけることにより、ランチ数増加にともなう合成判定回路における演算量と回路規模の増加を抑えることができる。

【0069】(実施の形態11) 図11は本発明の実施の形態11による最大比合成ダイバーシティ受信装置を示すブロック図である。

【0070】図11において、ランチB1, BN、受信レベル検出回路1, 2、復調回路3, 4、位相検出回路5, 6、ランチ数可変合成判定回路19、ランチ数可変合成キャリア再生回路40は図6と同様のものであり、受信レベル用ウェイト生成・ランチ数上限付きウェイト比較回路50は図7と同様のものなので、同一符号を付し、説明は省略する。

【0071】動作の概略を説明すると、まず、復調回路

3、4によって復調された受信信号が出力され、位相検出回路5、6で位相に変換され、また、受信レベル検出回路1、2で受信レベルが検出され、受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路50で各ブランチのウェイトが生成されて閾値レベルと比較され、ブランチ数可変合成判定回路19において、受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路50から出力されるウェイトと位相検出回路5、6から出力される受信信号の位相とを入力してブランチ合成処理と判定が行われ、ブランチ数可変合成キャリア再生回路40において、受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路50から出力されるウェイトを入力してキャリアが再生される。

【0072】更に詳細に説明する。各ブランチの受信レベル検出回路1、2により各ブランチの受信レベルが検出され、受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路50に入力される。受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路50では各ブランチのウェイトが生成して閾値レベルと比較する。その結果閾値レベルに満たないウェイトを零とすると共にブランチ数が上限を越えた場合にはウェイトの小さい方から強制的に零とし、各ブランチのウェイトをブランチ数可変合成判定回路19に出力する。ブランチ数可変合成判定回路19では、各位相検出回路5、6から出力される各受信信号の位相と受信レベル用ウェイト生成・比較回路8から出力される各ブランチのウェイトとを入力してブランチ合成処理および判定が行われる。ブランチ数可変合成キャリア再生回路40では、受信レベル用ウェイト生成・比較回路8から出力されるウェイトを入力して合成された信号からキャリアを再生させる。この時ブランチ数可変合成判定回路19およびブランチ数可変合成キャリア再生回路40ではウェイトが零以外のブランチのみを使用してブランチを合成する。

【0073】以上のように本実施の形態によれば、合成するブランチ数に上限を設けることにより、ブランチ数の増加にともなう合成判定回路における演算量と回路規模の増加を抑えることができる。

【0074】

【発明の効果】以上のように本発明の請求項1に記載の最大比合成ダイバーシティ受信装置によれば、デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、各受信信号のレベルを検出する受信レベル検出回路と、受信レベル検出回路から出力される受信レベルを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル用ウェイト生成・比較回路と、受信レベル用ウェイト生成・比

較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することにより、ブランチ数が増加しても合成判定回路に必要なブランチ数の増加を抑制することができるので、合成判定回路における演算量の増加を抑制することができるという有利な効果が得られる。

【0075】請求項2に記載の発明によれば、デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、各受信信号のレベルを検出する受信レベル検出回路と、受信レベル検出回路から出力される受信レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とする受信レベル+位相誤差用ウェイト生成・比較回路と、受信レベル+位相誤差用ウェイト生成・比較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することにより、ブランチ数が増加しても合成判定回路に必要なブランチ数の増加を抑制することができるので、合成判定回路における演算量の増加を抑制することができるという有利な効果が得られる。

【0076】請求項3に記載の発明によれば、デジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、各受信信号から希望波レベルのみを検出する希望波検出回路と、各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、計算したSINR値からウェイトを生成し、生成したウェイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウェイトを強制的に零とするSINR用ウェイト生成・比較回路と、SINR用ウェイト生成・比較回路から出力されるウェイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することにより、ブランチ数が増加しても合成

判定回路に必要なブランチ数の増加を抑制することができるので、合成判定回路における演算量の増加を抑制することができるという有利な効果が得られる。

【0077】請求項4に記載の発明によれば、デジタルデータにより変調された信号を受信する最大比合成ダイバーシティ受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、各受信信号から希望波レベルのみを検出する希望波検出回路と、各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウエイトを生成する $SINR$ +位相誤差用ウエイト生成回路と、 $SINR$ +位相誤差用ウエイト生成回路から出力されるウエイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行う合成判定回路と、を有することにより、通常の $SINR$ のみを入力してウエイトを生成する場合よりも受信特性を向上させることができるという有利な効果が得られる。

【0078】請求項5に記載の発明によれば、デジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、位相検出回路から出力される位相ベースバンド信号を遅延させる遅延回路と、遅延回路から出力される位相ベースバンド信号と判定された位相を示す判定位相信号とを入力して位相誤差を求める位相誤差検出回路と、各受信信号から希望波レベルのみを検出する希望波検出回路と、各受信信号から雑音を含んだ干渉波レベルのみを検出する干渉波検出回路と、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とする $SINR$ +位相誤差用ウエイト生成・比較回路と、 $SINR$ +位相誤差用ウエイト生成・比較回路から出力されるウエイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、を有することにより、ブランチ数が増加しても合成判定回路に必要なブランチ数の増加を抑制することができるので、合成判定回路における演

算量の増加を抑制することができるという有利な効果が得られる。

【0079】請求項6に記載の発明によれば、デジタルデータにより変調された信号を受信する受信装置であって、複数アンテナで受信された各受信信号を復調する復調回路と、復調回路で復調された信号に応じた位相ベースバンド信号を出力する位相検出回路と、各受信信号のレベルを検出する受信レベル検出回路と、受信レベル検出回路から出力される受信レベルを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とする受信レベル用ウエイト生成・比較回路と、受信レベル用ウエイト生成・比較回路から出力されるウエイトと位相検出回路から出力される受信信号の位相ベースバンド信号とを入力してブランチ合成処理および判定を行うブランチ数可変合成判定回路と、受信レベル用ウエイト生成・比較回路から出力されるウエイトを入力して各受信信号を合成しキャリアを再生するブランチ数可変合成キャリア再生回路と、を有することにより、ブランチ数が増加してもキャリア再生回路に必要なブランチ数の増加を抑制することができるので、キャリア再生回路における演算量の増加を抑制することができるという有利な効果が得られる。

【0080】請求項7に記載の発明によれば、請求項1に記載の発明において、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とする受信レベル用ウエイト生成・比較回路に代えて、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウエイトの小さい方から強制的に零とする受信レベル用ウエイト生成・ブランチ数上限付きウエイト比較回路を備えたことにより、ブランチ数が増加しても、合成判定回路に必要なブランチ数が所定の上限値を越えることがないようにすることができるので、合成判定回路における演算量と共にその回路規模を抑制することができるという有利な効果が得られる。

【0081】請求項8に記載の発明によれば、請求項2に記載の発明において、受信レベル検出回路から出力される受信レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とする受信レベル+位相誤差用ウエイト生成・比較回路に代えて、受信レベル検出回路から出力される受信レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウエイトの小さい方から強制

的に零とする受信レベル+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路を備えたことにより、ブランチ数が増加しても、合成判定回路に必要なブランチ数が所定の上限値を越えないようにすることができるので、合成判定回路における演算量と共にその回路規模を抑制することができるという有利な効果が得られる。

【0082】請求項9に記載の発明によれば、請求項3に記載の発明において、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、計算したSINR値からウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とするSINR用ウエイト生成・比較回路に代えて、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルとを入力して希望波レベル/(干渉波レベル+雑音レベル)で定義されるSINR値を計算し、計算したSINR値からウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウエイトの小さい方から強制的に零とするSINR用ウエイト生成・ブランチ数上限付きウエイト比較回路を備えたことにより、ブランチ数が増加しても、合成判定回路に必要なブランチ数が所定の上限値を越えないようにすることができるので、合成判定回路における演算量と共にその回路規模を抑制することができるという有利な効果が得られる。

【0083】請求項10に記載の発明によれば、請求項5に記載の発明において、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とするSINR+位相誤差用ウエイト生成・比較回路に代えて、希望波レベル検出回路から出力される希望波レベルと干渉波検出回路から出力される干渉波レベルと位相誤差検出回路から出力される受信信号の位相誤差とを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウエイトの小さい方から強制的に零とするSINR+位相誤差用ウエイト生成・ブランチ数上限付きウエイト比較回路を備えたことにより、ブランチ数が増加しても、合成判定回路に必要なブランチ数が所定の上限値を越えないようにすることができるので、合成判定回路における演算量と共にその回路規模を抑制す

ることができるという有利な効果が得られる。

【0084】請求項11に記載の発明によれば、請求項6に記載の発明において、受信レベル検出回路から出力される受信レベルを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とする受信レベル用ウエイト生成・比較回路に代えて、受信レベル検出回路から出力される受信レベルを入力してウエイトを生成し、生成したウエイトと閾値レベルとの比較を行って閾値レベルに満たないブランチのウエイトを強制的に零とすると共に零以外のブランチ数が上限を越えた場合には生成したウエイトの小さい方から強制的に零とする受信レベル用ウエイト生成・ブランチ数上限付きウエイト比較回路を備えたことにより、ブランチ数が増加しても、合成判定回路に必要なブランチ数が所定の上限値を越えないようにすることができるので、合成判定回路における演算量と共にその回路規模を抑制することができるという有利な効果が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1による最大比合成ダイバーシティ受信装置を示すブロック図

【図2】本発明の実施の形態2による最大比合成ダイバーシティ受信装置を示すブロック図

【図3】本発明の実施の形態3による最大比合成ダイバーシティ受信装置を示すブロック図

【図4】本発明の実施の形態4による最大比合成ダイバーシティ受信装置を示すブロック図

【図5】本発明の実施の形態5による最大比合成ダイバーシティ受信装置を示すブロック図

【図6】本発明の実施の形態6による最大比合成ダイバーシティ受信装置を示すブロック図

【図7】本発明の実施の形態7による最大比合成ダイバーシティ受信装置を示すブロック図

【図8】本発明の実施の形態8による最大比合成ダイバーシティ受信装置を示すブロック図

【図9】本発明の実施の形態9による最大比合成ダイバーシティ受信装置を示すブロック図

【図10】本発明の実施の形態10による最大比合成ダイバーシティ受信装置を示すブロック図

【図11】本発明の実施の形態11による最大比合成ダイバーシティ受信装置を示すブロック図

【図12】従来の最大比合成ダイバーシティ受信装置を示すブロック図

【符号の説明】

1, 2 受信レベル検出回路

3, 4 復調回路

5, 6 位相検出回路

7 合成判定回路

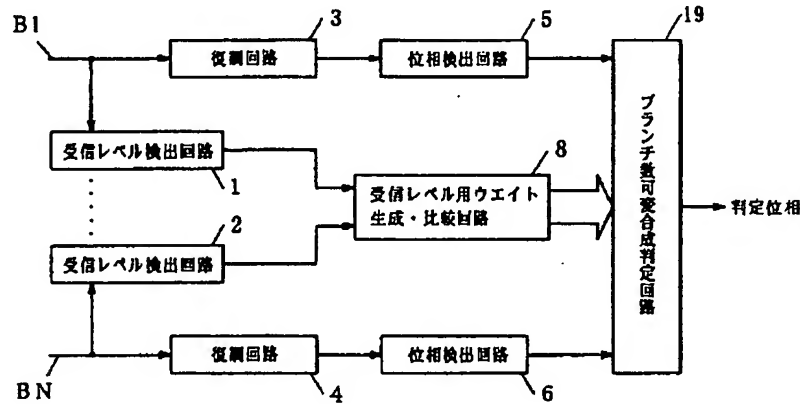
8 受信レベル用ウエイト生成・比較回路

10 受信レベル+位相誤差用ウエイト生成・比較回路

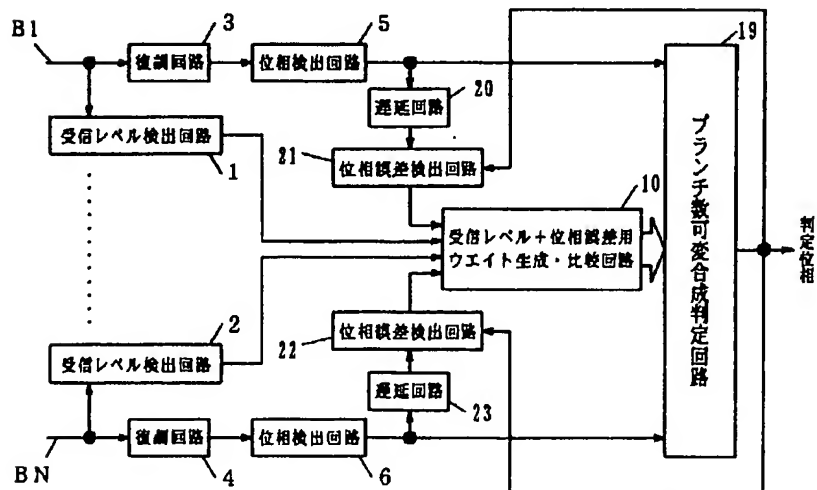
- 11 SINR用ウェイト生成・比較回路
- 12 SINR+位相誤差用ウェイト生成回路
- 13 SINR+位相誤差用ウェイト生成・比較回路
- 19 ブランチ数可変合成判定回路
- 20, 23 遅延回路
- 21, 22 位相誤差検出回路
- 30, 33 希望波レベル検出回路
- 31, 32 干渉波レベル検出回路
- 40 ブランチ数可変合成キャリア再生回路

- 50 受信レベル用ウェイト生成・ブランチ数上限付きウェイト比較回路
- 51 受信レベル+位相誤差用ウェイト生成・ブランチ数上限付きウェイト比較回路
- 52 SINR用ウェイト生成・ブランチ数上限付きウェイト比較回路
- 53 SINR+位相誤差用ウェイト生成・ブランチ数上限付きウェイト比較回路

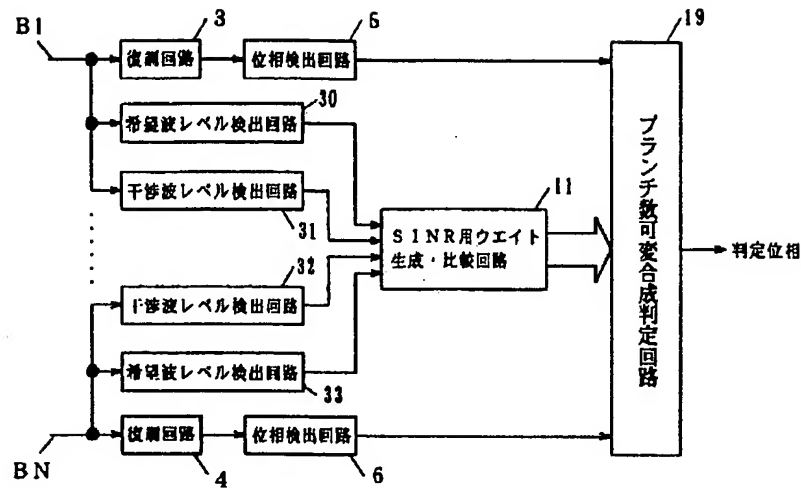
【図1】



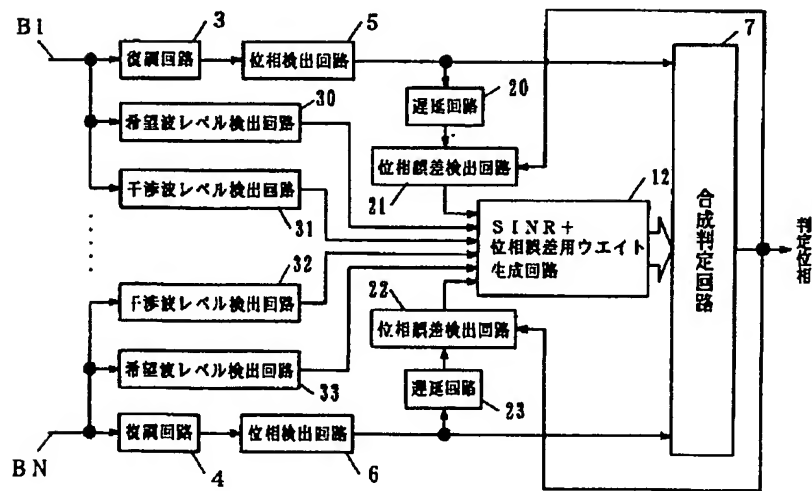
【図2】



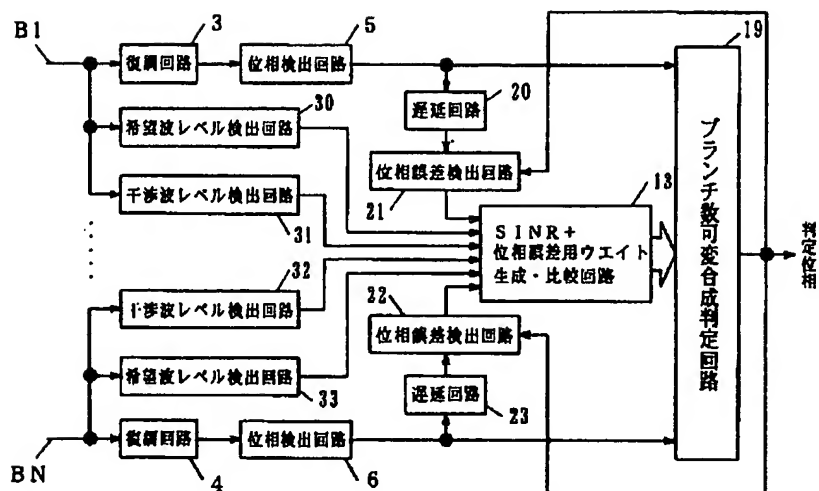
【図3】



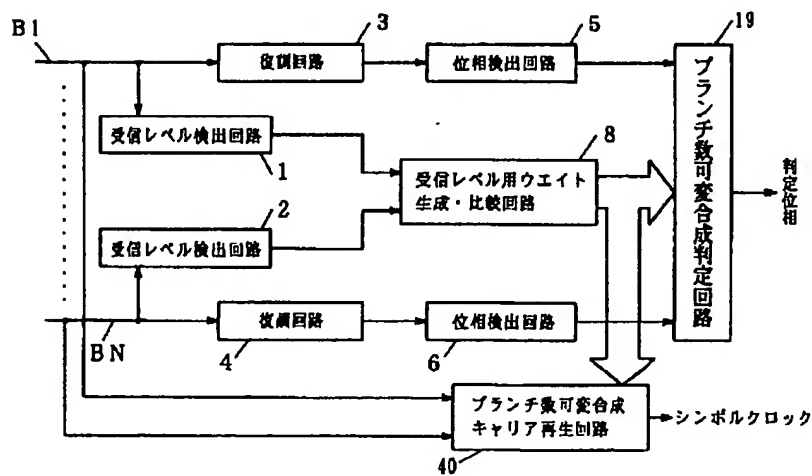
【図4】



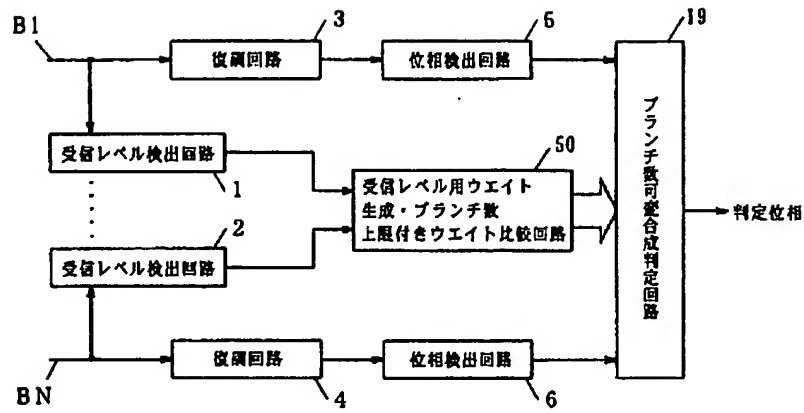
【図5】



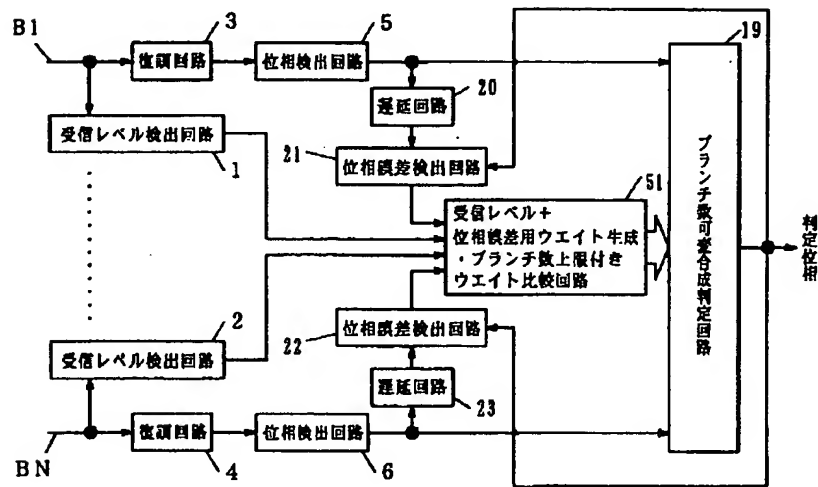
【図6】



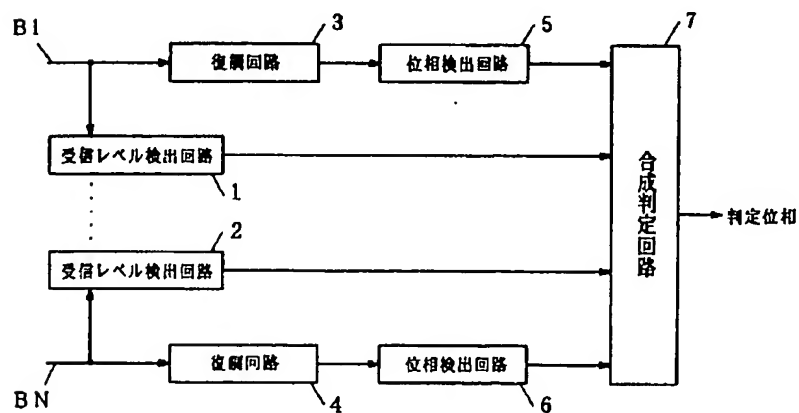
【図7】



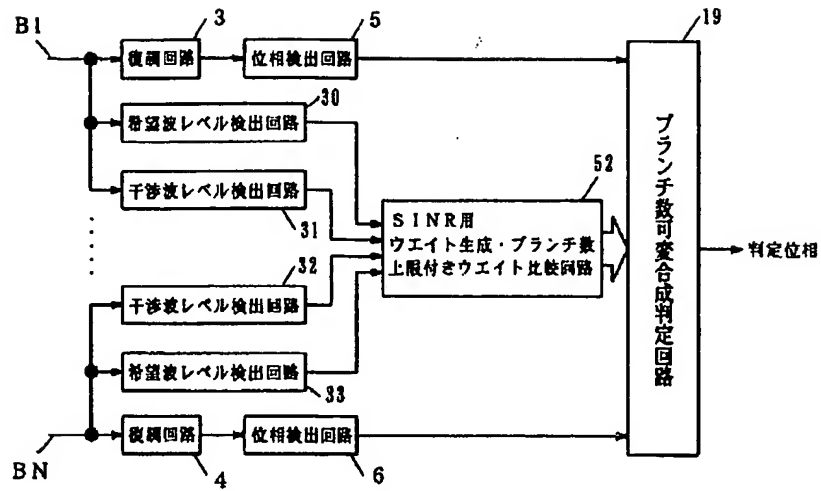
【図8】



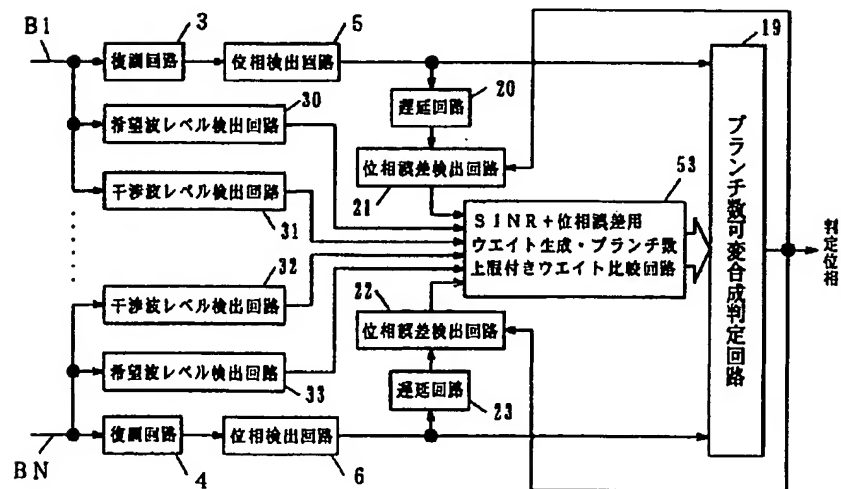
【図12】



【図9】



【図10】



【図 1 1】

